



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2011년10월18일  
(11) 등록번호 10-1074454  
(24) 등록일자 2011년10월11일

(51) Int. Cl.

H04B 7/005 (2006.01)

(21) 출원번호 10-2009-0076210  
(22) 출원일자 2009년08월18일  
심사청구일자 2009년08월18일  
(65) 공개번호 10-2011-0018638  
(43) 공개일자 2011년02월24일  
(56) 선행기술조사문헌

KR1020090082854 A\*

\*는 심사관에 의하여 인용된 문헌

(73) 특허권자

연세대학교 산학협력단

서울 서대문구 신촌동 134 연세대학교

(72) 발명자

최우영

김왕수

(74) 대리인

권혁수, 오세준, 송윤호

전체 청구항 수 : 총 13 항

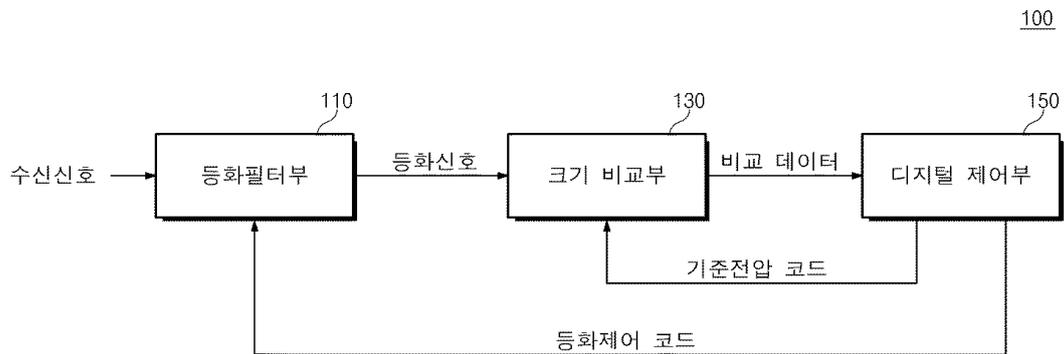
심사관 : 하은주

(54) 적응형 등화 장치 및 등화 방법

(57) 요약

본 발명의 실시 예에 따른 등화기의 등화 방법은 복수의 등화 계수들 각각에 대응하는 등화 신호들의 진폭들을 계산하는 단계 및 상기 등화 신호들 중 소정의 진폭을 갖는 등화 신호에 대응하는 등화 계수를 상기 등화기의 등화 계수로 선택하는 단계를 포함한다.

대표도



**특허청구의 범위**

**청구항 1**

등화기의 등화 방법에 있어서,

복수의 등화 계수들 각각에 대응하는 등화 신호들의 진폭들을 계산하는 단계;

상기 등화 신호들 중 소정의 진폭을 갖는 등화 신호에 대응하는 등화 계수를 상기 등화기의 등화 계수로 선택하는 단계를 포함하는 등화기의 등화 방법.

**청구항 2**

제 1 항에 있어서,

상기 복수의 등화 계수들 각각에 대응하는 등화 신호들의 진폭들을 계산하는 단계는 각 등화 신호를 적어도 두 개의 기준 전압들과 각각 비교하는 단계를 포함하는 등화기의 등화 방법.

**청구항 3**

제 2 항에 있어서,

상기 각 등화 신호를 적어도 두 개의 기준 전압들과 비교하는 단계는

클럭 신호의 상승 또는 하강 천이 시점에서 상기 각 등화 신호와 상기 적어도 두 개의 기준 전압들의 크기를 비교하는 등화기의 등화 방법.

**청구항 4**

제 3 항에 있어서,

상기 클럭 신호는 외부로부터 인가되는 수신 신호에 동기되지 않는 클럭 신호인 것을 특징으로 하는 등화기의 등화 방법.

**청구항 5**

제 1 항에 있어서,

상기 복수의 등화 계수들 각각에 대응하는 등화 신호들의 진폭들을 계산하는 단계는

각 등화 신호를 적어도 두 개의 기준 전압들과 각각 비교하여, 각 기준 전압에 대한 누적 밀도 함수를 계산하는 단계; 및

상기 각 기준 전압에 대한 누적 밀도 함수를 참조하여, 상기 각 등화 신호에 대한 확률 밀도 함수를 계산하는 단계를 포함하는 등화기의 등화 방법.

**청구항 6**

제 5 항에 있어서,

상기 등화 신호들 중 소정의 진폭을 갖는 등화 신호에 대응하는 등화 계수를 상기 등화기의 등화 계수로 선택하는 단계는

상기 각 등화 신호에 대한 확률 밀도 함수의 최대값을 참조하여, 가장 큰 확률 밀도 함수의 최대값을 갖는 등화 신호에 대응하는 등화 계수를 상기 등화기의 등화 계수로 선택하는 등화기의 등화 방법.

**청구항 7**

적응형 등화 장치에 있어서,

적어도 두 개의 등화 계수들에 각각 대응하는 등화 신호들을 출력하는 등화 필터부;

상기 등화 신호들 중 각 등화 신호의 진폭과 적어도 두 개의 기준 전압들을 비교하는 비교부; 및

상기 비교부로부터 전달받은 비교 값들을 참조하여, 상기 적어도 두 개의 등화 계수들 중 소정의 등화 계수를 선택하는 제어부를 포함하는 등화 장치.

**청구항 8**

제 7 항에 있어서,

상기 비교부는 클럭 신호의 상승 또는 하강 천이 시점에 상기 등화 신호들 중 각 등화 신호의 진폭과 상기 적어도 두 개의 기준 전압들의 크기를 비교하는 등화 장치.

**청구항 9**

제 8 항에 있어서,

상기 클럭 신호는 상기 등화 필터부에 인가되는 수신 신호에 동기되지 않는 클럭 신호인 등화 장치.

**청구항 10**

제 7 항에 있어서,

상기 제어부는 상기 비교부로부터 전달받은 비교 값들을 저장하기 위한 레지스터들 포함하는 등화 장치.

**청구항 11**

제 10 항에 있어서,

상기 제어부는 상기 레지스터들에 저장된 비교 값들을 참조하여, 상기 비교 값들에 대응하는 등화 신호의 확률 밀도 함수를 계산하는 확률 밀도 검출기를 더 포함하는 등화 장치.

**청구항 12**

제 11 항에 있어서,

상기 제어부는 상기 확률 밀도 함수의 최대 값을 저장하기 위한 레지스터들을 더 포함하는 등화 장치.

**청구항 13**

제 12 항에 있어서,

상기 제어부는 상기 확률 밀도 함수의 최대 값을 저장하기 위한 레지스터들에 저장된 확률 밀도 함수의 최대 값을 참조하여, 가장 큰 확률 밀도 함수의 최대 값을 갖는 등화 신호에 대응하는 등화 계수를 선택하는 등화 장치.

**명세서**

**발명의 상세한 설명**

**기술분야**

[0001] 본 발명의 실시 예는 등화 장치 및 등화 방법에 관한 것으로, 좀더 상세하게는 최적의 등화 이득을 갖는 등화 계수를 선택하는 적응형 등화 장치 및 적응형 등화 방법에 관한 것이다.

**배경기술**

[0002] 등화기는 소정의 채널을 이용하여 신호를 전송하는 과정에서 발생하는 신호의 감쇄나 왜곡을 보상하기 위하여 사용된다. 신호의 입출력간 전체로서의 주파수 특성을 필요한 범위로 균등하게 하기 위하여, 등화기의 주파수 특성은 채널의 특성에 따라 상보적으로 조정할 수 있다.

[0003] 일반적으로, 고속 적응형 등화기에 사용되는 등화기 기술은 결정 궤환 등화기(Decision Feedback Equalizer), 탭-지연 라인 필터(Tap-delay line filter) 등 다양한 구조로 설계된다.

[0004] 한편, 공정이나 온도 변화에 따라 채널의 특성이 변화하는 것을 효과적으로 보상하기 위해서, 고속 적응형 등화기는 다양한 방식의 기법이 사용된다. 예를 들어, 종래의 고속 적응형 등화기에서는 등화 필터 출력 신호의

고주파 성분의 파워와 기준 신호의 고주파 성분의 파워를 비교하여 그 파워 차이가 최소화 되도록 등화 필터의 고주파 전압 이득을 조절한다.

**발명의 내용**

**해결 하고자하는 과제**

[0005] 본 발명의 목적은 고속의 클럭 발생기를 필요로하지 않아 적은 면적으로 구현 가능한 적응형 등화 장치 및 등화 방법을 제공하는 데 있다.

**과제 해결수단**

[0006] 본 발명의 실시 예에 따른 등화기의 등화 방법은 복수의 등화 계수들 각각에 대응하는 등화 신호들의 진폭들을 계산하는 단계, 상기 등화 신호들 중 소정의 진폭을 갖는 등화 신호에 대응하는 등화 계수를 상기 등화기의 등화 계수로 선택하는 단계를 포함한다.

[0007] 실시 예로서, 상기 복수의 등화 계수들 각각에 대응하는 등화 신호들의 진폭들을 계산하는 단계는 각 등화 신호를 적어도 두 개의 기준 전압들과 각각 비교하는 단계를 포함한다.

[0008] 실시 예로서, 상기 각 등화 신호를 적어도 두 개의 기준 전압들과 비교하는 단계는 클럭 신호의 상승 또는 하강 천이 시점에서 상기 각 등화 신호와 상기 적어도 두 개의 기준 전압들의 크기를 비교한다.

[0009] 실시 예로서, 상기 클럭 신호는 외부로부터 인가되는 수신 신호에 동기되지 않는 클럭 신호인 것을 특징으로 한다.

[0010] 실시 예로서, 상기 복수의 등화 계수들 각각에 대응하는 등화 신호들의 진폭들을 계산하는 단계는 각 등화 신호를 적어도 두 개의 기준 전압들과 각각 비교하여, 각 기준 전압에 대한 누적 밀도 함수를 계산하는 단계 및 상기 각 기준 전압에 대한 누적 밀도 함수를 참조하여, 상기 각 등화 신호에 대한 확률 밀도 함수를 계산하는 단계를 포함한다.

[0011] 실시 예로서, 상기 등화 신호들 중 소정의 진폭을 갖는 등화 신호에 대응하는 등화 계수를 상기 등화기의 등화 계수로 선택하는 단계는 상기 각 등화 신호에 대한 확률 밀도 함수의 최대값을 참조하여, 가장 큰 확률 밀도 함수의 최대값을 갖는 등화 신호에 대응하는 등화 계수를 상기 등화기의 등화 계수로 선택한다.

[0012] 본 발명의 실시 예에 따른 적응형 등화 장치는 적어도 두 개의 등화 계수들에 각각 대응하는 등화 신호들을 출력하는 등화 필터부, 상기 등화 신호들 중 각 등화 신호의 진폭과 적어도 두 개의 기준 전압들을 비교하는 비교부, 및 상기 비교부로부터 전달받은 비교 값들을 참조하여, 상기 적어도 두 개의 등화 계수들 중 소정의 등화 계수를 선택하는 제어부를 포함한다.

[0013] 실시 예로서, 상기 비교부는 클럭 신호의 상승 또는 하강 천이 시점에 상기 등화 신호들 중 각 등화 신호의 진폭과 상기 적어도 두 개의 기준 전압들의 크기를 비교한다.

[0014] 실시 예로서, 상기 클럭 신호는 상기 등화 필터부에 인가되는 수신 신호에 동기되지 않는 클럭 신호이다.

[0015] 실시 예로서, 상기 제어부는 상기 비교부로부터 전달받은 비교 값들을 저장하기 위한 레지스터들 포함한다.

[0016] 실시 예로서, 상기 제어부는 상기 레지스터들에 저장된 비교 값들을 참조하여, 상기 비교 값들에 대응하는 등화 신호의 확률 밀도 함수를 계산하는 확률 밀도 검출기를 더 포함한다.

[0017] 실시 예로서, 상기 제어부는 상기 확률 밀도 함수의 최대 값을 저장하기 위한 레지스터들을 더 포함한다.

[0018] 실시 예로서, 상기 제어부는 상기 확률 밀도 함수의 최대 값을 저장하기 위한 레지스터들에 저장된 확률 밀도 함수의 최대 값을 참조하여, 가장 큰 확률 밀도 함수의 최대 값을 갖는 등화 신호에 대응하는 등화 계수를 선택한다.

**효과**

[0019] 본 발명의 실시 예에 따른 적응형 등화 장치 및 적응형 등화 방법은 고속의 클럭 발생기를 필요로 하지 않는다. 따라서, 적응형 등화 장치들을 구동하기 위한 전력 소모가 감소된다. 또한, 본 발명의 실시 예에 따른

적응형 등화 장치는 소정의 수렴 값을 찾아서 등화 계수를 결정하는 방식이 아니다. 따라서, 적응형 등화 장치의 안정성이 보장된다. 또한, 본 발명의 실시 예에 따른 적응형 등화 장치는 적응회로를 구현하기 위한 고역 통과 필터 및 파워 검출기를 필요로 하지 않는다. 따라서, 적응형 등화 장치가 적은 면적에 구현될 수 있다. 또한, 본 발명의 실시 예에 따른 적응형 등화 장치는 온칩 아이 모니터링 기술과 연동가능하므로, 아이 패턴이 열리지 않는 열악한 채널 환경에서도 파일럿 시퀀스 없이 안정적인 초기 동작을 제공할 수 있다.

**발명의 실시를 위한 구체적인 내용**

- [0020] 이하에서는 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 정도로 상세히 설명하기 위하여, 본 발명의 실시 예가 첨부된 도면을 참조하여 설명하기로 한다.
- [0021] 도 1은 일반적인 적응형 등화기(10)를 보여주는 블록도이다.
- [0022] 도 1을 참조하면, 일반적인 적응형 등화기(10)는 등화필터부(11), 클럭 데이터 복원부(12), 및 적응회로(13)를 포함한다. 일반적인 적응형 등화기(10)는 최적의 등화필터 이득을 얻기 위하여 등화신호와 복원신호의 파워를 비교하고, 그 파워의 차이가 최소가 되도록 등화이득제어신호를 조절한다.
- [0023] 이를 위하여, 일반적인 적응형 등화기(10)는 동기된 클럭 신호를 등화필터부(11), 클럭 데이터 복원부(12) 및 적응회로(13)에 인가하여야 한다. 이 경우, 동기된 클럭 신호는 신호의 통신 속도와 더불어 고속으로 동작해야 하는 제한이 있다. 따라서, 일반적인 적응형 등화기(10)는 고속의 클럭 발생기를 필요로 하고, 이는 적응형 등화기(10)의 전체 속도를 제약하는 요소로 작용하게 된다.
- [0024] 또한, 일반적인 적응형 등화기(10)는 적응회로내에 고역 통과 필터 및 파워 검출기를 구비한다. 이는 등화신호와 복원신호의 고주파 성분의 파워를 검출하고 비교하기 위함이다. 이때 사용되는 고역 통과 필터는 수동 소자인 커패시터와 저항으로 구현되며, 넓은 면적을 차지한다.
- [0025] 이하에서는 상술한 문제점을 해결하기 위하여 본 발명의 실시 예에 따른 적응형 등화기가 상세히 설명될 것이다.
- [0026] 도 2는 본 발명의 실시 예에 따른 적응형 등화기(100)를 보여주는 블록도이다.
- [0027] 도 2를 참조하면, 적응형 등화기(100)는 등화 필터부(110), 크기 비교부(130), 및 디지털 제어부(150)를 포함한다.
- [0028] 등화 필터부(110)는 수신신호를 입력받아 등화신호를 출력한다. 예를 들어, 등화필터부(110)는 소정의 채널을 통과한 신호의 고주파 성분을 증폭한다. 등화 필터부(110)는 고주파 성분이 증폭된 등화신호를 크기 비교부(130)에 전달한다. 등화 필터부(110)는 디지털 제어부(150)로부터 등화제어코드를 전달받는다. 등화 필터부(110)는 등화 제어 코드에 응답하여 등화계수를 선택한다. 등화 필터부(110)는 이하의 도 3에서 좀더 상세하게 설명될 것이다.
- [0029] 크기 비교부(130)는 등화 필터부(110)로부터 등화 신호를 전달받는다. 크기 비교부(130)는 디지털 제어부(150)로부터 기준전압 코드를 전달받는다. 크기 비교부(130)는 전달받은 등화 신호와 기준 전압을 비교하여 비교 데이터를 출력한다. 크기 비교부(130)는 이하의 도 4에서 좀더 상세하게 설명될 것이다.
- [0030] 디지털 제어부(150)는 크기 비교부(130)로부터 비교 데이터를 전달받는다. 디지털 제어부(150)는 등화 필터부(110) 및 크기 비교부(130)에 등화 제어 코드와 기준 전압 코드를 각각 전달한다.
- [0031] 디지털 제어부(150)는 전달받은 비교 데이터를 이용하여 등화 신호의 진폭 분포에 따른 확률 밀도 함수를 계산하고, 가장 큰 확률 밀도 함수를 갖는 등화 계수를 검출한다. 이 경우, 검출된 가장 큰 확률 밀도 함수를 갖는 등화 계수는 수신 신호를 최적의 상태로 보상한다. 따라서, 디지털 제어부(150)는 가장 큰 확률 밀도 함수에 대응하는 등화 계수를 등화 필터부(110)에 인가한다. 디지털 제어부(150)는 이하의 도 5에서 좀더 상세하게 설명될 것이다.
- [0032] 도 3은 본 발명의 실시 예에 따른 등화 필터부(110)를 보여주는 블록도이다.
- [0033] 도 3을 참조하면, 본 발명의 실시 예에 따른 등화 필터부(110)는 등화 계수 결정부(111), 고역 필터(113), 및 버퍼(115)를 포함한다. 도 3에서는, 예시적으로, 수신신호에 대한 등화 동작을 수행하는 피드 포워드 등화기가 예시적으로 도시되어 있다.
- [0034] 등화 계수 결정부(111)는 등화 제어 코드에 응답하여 등화 계수를 결정한다. 즉, 등화 계수 결정부(111)는 디

지털 제어부(150)로부터 등화 제어 코드를 전달받는다. 등화 계수 결정부(111)는 전달받은 등화 제어 코드에 응답하여 등화 계수를 선택한다.

- [0035] 이 경우, 고역 필터(113)는 선택된 등화 계수에 대응하는 등화 이득을 가질 것이다. 즉, 고역 필터(113)의 등화 특성은 등화 이득을 결정하는 등화 계수에 의해 결정될 것이다. 따라서, 최적의 등화 특성을 갖는 등화 필터부(110)를 구현하기 위해서는 적절한 등화 계수가 선택되어야 한다.
- [0036] 본 발명의 실시 예에 따른 적응형 등화기(100)는 최적의 등화 계수를 선택하기 위하여 각각의 등화 계수에 대응하는 확률 밀도 함수를 계산한다. 구체적으로, 본 발명의 실시 예에 따른 적응형 등화기(100)는 하나의 등화 제어 코드에 대응하는 등화 계수에 대응하는 확률 밀도 함수를 계산한다. 이 후, 본 발명의 실시 예에 따른 적응형 등화기(100)는 1 단계씩 등화 제어 코드를 증가시킴으로써, 전체 등화 계수에 대한 확률 밀도 함수를 각각 계산한다.
- [0037] 이 경우, 가장 큰 확률 밀도 함수에 대응하는 등화 계수는 수신 신호를 최적으로 보상할 것이다. 따라서, 본 발명의 실시 예에 따른 적응형 등화기(100)는 가장 큰 확률 밀도 함수에 대응하는 등화 제어 코드를 등화 필터부(110)에 인가함으로써, 최적의 등화 동작을 수행할 수 있다.
- [0038] 한편, 상술한 등화 필터부(110)의 구조는 예시적인 것으로 이해되어야 한다. 본 발명의 실시 예에 따른 등화 필터부(110)는 다양하게 응용되어 적용될 수 있다. 예를 들어, 본 발명의 실시 예에 따른 등화 필터부(110)는 고역 필터(113)와 버퍼(115)가 직렬적으로 연결된 구조일 수 있다.
- [0039] 도 4는 본 발명의 실시 예에 따른 크기 비교부(130)를 보여주는 블록도이다. 도 4를 참조하면, 본 발명의 실시 예에 따른 크기 비교부(130)는 기준 전압 발생기(131) 및 샘플 비교기(133)를 포함한다.
- [0040] 기준 전압 발생기(131)는 디지털 제어부(150)로부터 기준 전압 코드를 전달받는다. 기준 전압 발생기(131)는 전달받은 기준 전압 코드에 응답하여 기준 전압을 생성한다. 즉, 기준 전압 발생기(131)는 기준 전압 코드를 전달받고, 이에 대응하는 디지털-아날로그 변환을 수행하여 기준 전압을 생성한다. 기준 전압 발생기(131)는 생성된 기준 전압을 샘플 비교기(133)에 전달한다.
- [0041] 샘플 비교기(133)는 기준 전압 발생기(131)로부터 기준 전압을 전달받는다. 샘플 비교기(133)는 등화 필터부(110)로부터 등화 신호를 전달받는다. 또한, 샘플 비교기(133)는 수신신호에 동기되지 않은 비동기 클럭 신호를 외부로부터 전달받는다. 샘플 비교기(133)는 비동기 클럭의 상승 또는 하강 천이 시점에 등화 신호를 샘플링하고, 샘플링된 결과와 기준 전압의 크기를 비교한다. 이 경우, 샘플링된 등화 신호 정보는 등화 신호의 진폭 분포 정보를 의미한다. 샘플 비교기(133)는 샘플링 경과와 기준 전압의 크기의 비교 결과인 비교 데이터를 디지털 제어부(150)에 전달한다.
- [0042] 본 발명에 따른 실시 예에 있어서, 샘플 비교기(133)는 디지털화된 비교 데이터를 출력한다. 예를 들어, 샘플링된 등화 신호의 크기가 기준 전압보다 큰 경우, 샘플 비교기(133)는 '1'인 비교 데이터를 출력할 것이다. 샘플링된 등화 신호의 크기가 기준 전압보다 작은 경우, 샘플 비교기(133)는 '0'의 비교 데이터를 출력할 것이다.
- [0043] 또한, 본 발명에 따른 실시 예에 있어서, 기준 전압 발생기(131)는 기준 전압 코드에 응답하여 순차적으로 증가 또는 감소하는 전압 레벨을 갖는 기준 전압들을 발생한다. 예를 들어, 기준 전압 발생기(131)는 순차적으로 증가하는 제 1 내지 제 N 기준 전압(N은 2 이상의 정수)을 발생할 것이다. 이 경우, 샘플 비교기(133)는 특정 등화 코드에 대응하는 등화 신호와 제 1 내지 제 N 기준 전압들을 인가받고, 각각 비교할 것이다. 이 후, 샘플 비교기(133)는 비교 데이터를 디지털 제어부(150)에 전달할 것이다.
- [0044] 특정 등화 코드에 대응하는 등화 신호와 제 1 내지 제 N 기준 전압들의 비교 데이터가 출력된 후에, 샘플 비교기(133)는 1 단계 증가된 등화 코드에 대응하는 등화 신호와 제 1 내지 제 N 기준 전압들을 각각 비교할 것이다. 이 후, 샘플 비교기(133)는 비교 데이터를 디지털 제어부(150)에 전달할 것이다.
- [0045] 도 5는 본 발명의 실시 예에 따른 디지털 제어부(150)를 보여주는 블록도이다.
- [0046] 도 5를 참조하면, 본 발명의 실시 예에 따른 디지털 제어부(150)는 제어로직(151), 신호 분포 저장부(152), 확률 밀도 검출기(153), 확률 밀도 저장부(154), 및 최적 등화 제어 코드 검출기(155)를 포함한다.
- [0047] 제어 로직(151)은 본 발명의 실시 예에 따른 적응형 등화기(100)의 전반적인 동작을 제어한다. 자세히 설명하면, 제어 로직(151)은 등화 필터부(110)에 등화 제어 코드를 전달함으로써, 고역 필터(113, 도 3 참조)의 등화

이득을 제어한다. 제어 로직(151)은 크기 비교부(130)에 기준 전압 코드를 전달함으로써, 기준 전압 발생기(131, 도 4 참조)에 의하여 생성되는 기준 전압의 레벨을 제어한다. 또한, 제어 로직(151)은 크기 비교부(130)로부터 비교 데이터들을 전달받는다. 제어 로직(151)은 전달받은 비교 데이터들을 카운팅하고, 그 결과를 신호 분포 저장부(152)에 저장한다.

- [0048] 신호 분포 저장부(152)는 복수의 신호 분포 레지스터를 포함한다. 신호 분포 저장부(152)는 크기 비교부(130)로부터 출력된 데이터의 카운팅 값을 각각의 신호 분포 레지스터들에 저장한다. 예를 들어, 신호 분포 저장부(152)는 제 1 내지 제 N 신호 분포 레지스터를 포함한다. 제 1 내지 제 N 신호 분포 레지스터는 각각 제 1 내지 제 N 기준 전압 코드에 대응하는 카운팅 값을 저장한다.
- [0049] 확률 밀도 검출기(153)는 신호 분포 저장부(152)에 저장된 카운팅 값을 이용하여 최대 확률 밀도 함수 값을 검출한다. 자세히 설명하면, 확률 밀도 검출기(153)는 제 1 내지 제 N 신호 분포 레지스터에 저장된 카운팅 값을 이용하여 각 기준 전압 코드에 대한 누적 밀도 함수(Cumulative Density Function)를 계산한다. 확률 밀도 검출기(153)는 각 기준 전압 코드에 대한 누적 밀도 함수의 차이를 구함으로써, 하나의 등화 제어 코드에 대한 확률 밀도 함수를 구한다.
- [0050] 확률 밀도 저장부(154)는 복수의 확률 밀도 레지스터를 포함한다. 확률 밀도 저장부(154)는 확률 밀도 검출기(153)에서 검출된 확률 밀도 함수의 최대값을 저장한다. 예를 들어, 확률 밀도 검출기(153)에서 제 1 등화 제어 코드에 대응하는 확률 밀도 함수가 검출된 경우, 확률 밀도 함수의 최대값은 제 1 확률 밀도 레지스터에 저장된다. 확률 밀도 검출기(153)에서 제 2 내지 제 M 등화 제어 코드에 대응하는 확률 밀도 함수가 순차적으로 검출된 경우, 각 확률 밀도 함수의 최대값은 제 2 내지 제 M 확률 밀도 레지스터에 각각 저장된다.
- [0051] 등화 제어 코드 검출기(155)는 확률 밀도 저장부(154)에 저장된 확률 밀도 함수를 기초로 최적의 등화 제어 코드를 검출한다. 자세히 설명하면, 등화 제어 코드 검출기(155)는 제 1 내지 제 M 확률 밀도 레지스터에 저장된 확률 밀도 함수의 최대값을 각각 비교한다. 등화 제어 코드 검출기(155)는 가장 큰 확률 밀도 함수의 최대값을 갖는 등화 제어 코드를 선택한다. 이 경우, 선택된 등화 제어 코드는 최적의 등화 이득을 갖는다.
- [0052] 도 6은 본 발명의 실시 예에 따른 적응형 등화기(100)의 동작을 설명하기 위한 타이밍도이다. 도 6a는 본 발명의 실시 예에 따른 오버-이퀄라이징된 경우의 적응형 등화기(100)의 동작을 설명하기 위한 타이밍도이다. 도 6b는 본 발명의 다른 실시 예에 따른 언더-이퀄라이징된 경우의 적응형 등화기(100)의 동작을 설명하기 위한 타이밍도이다.
- [0053] 이하에서는 도 2 내지 도 6을 참조하여, 본 발명의 실시 예에 따른 적응형 등화기(100)의 동작이 좀더 구체적으로 설명될 것이다. 간략한 설명을 위하여, 등화 제어 코드와 기준 전압 코드를 각각 가장 작은 값으로 초기화된다고 가정된다. 초기화 상태의 등화 제어 코드와 기준 전압 코드는 각각 제 1 등화 제어 코드와 제 1 기준 전압 코드라고 가정된다. 또한, 제 1 내지 제 M 등화 제어 코드가 순차적으로 발생된다고 가정된다. 제 1 내지 N 기준 전압 코드가 순차적으로 발생된다고 가정된다. 또한, 샘플링된 등화 신호의 크기가 기준 전압보다 큰 경우, 샘플 비교기(133)는 '1'을 출력한다고 가정된다. 샘플링된 등화 신호의 크기가 기준 전압보다 작은 경우, 샘플 비교기(133)는 '0'을 출력한다고 가정된다. 샘플 비교기(133)는 비동기 클럭의 상승 천이 시점에 샘플링 동작을 수행한다고 가정된다.
- [0054] 예를 들어, 제어 로직(151)은 제 1 등화 제어 코드를 등화 필터부(110)에 전달한다. 등화 필터부(110)에 제 1 등화 제어 코드가 인가되는 동안, 제어 로직(151)은 순차적으로 제 1 내지 제 N 기준 전압 코드를 크기 비교부(130)에 인가한다.
- [0055] 자세히 설명하면, 제 1 등화 제어 코드와 제 1 기준 전압 코드가 각각 등화 필터부(110)와 크기 비교부(130)에 인가된 경우, 크기 비교부(130)는 제 1 등화 제어 코드에 의하여 생성된 등화 신호와 제 1 기준 전압 코드에 의하여 발생된 제 1 기준 전압을 비교하여, 그 결과 값을 출력할 것이다.
- [0056] 예를 들어, 제 1 등화 제어 코드에 의하여 도 6a와 같은 등화 신호가 생성된 경우, 크기 비교부(130)는 일정 기간 동안 비동기 클럭의 상승 천이 시점에 샘플링 동작을 수행하고, '0 1 1 0 1'의 비교 데이터를 출력할 것이다. 이 경우, 제어 로직(151)은 크기 비교부(130)로부터 전달받은 '1'의 값을 카운팅하고, 카운팅 값을 제 1 신호 분포 레지스터에 저장한다.
- [0057] 이 후, 유사한 방법으로, 제어 로직(151)은 제 2 내지 제 N 기준 전압 코드를 크기 비교부(130)에 순차적으로 인가한다. 제어 로직(151)은 크기 비교부(130)로부터 전달받은 '1'을 카운팅하고, 카운팅 값을 제 2 내지 제 N 신호 분포 레지스터에 각각 저장한다. 이 경우, 확률 밀도 검출기(153)는 제 1 내지 제 N 신호 분포 레지스터

에 저장된 카운팅 값을 이용하여 제 1 등화 제어 코드에 의하여 성형된 등화 신호의 진폭 분포에 따른 확률 밀도 함수를 계산한다. 검출된 제 1 등화 제어 코드에 대응하는 확률 밀도의 최대값은 제 1 확률 밀도 레지스터에 저장된다.

[0058] 상술한 제 1 등화 제어 코드에 대응하는 확률 밀도의 최대값을 제 1 확률 밀도 레지스터에 저장하는 동작이 수행된 이후, 제 2 내지 제 M 등화 제어 코드에 대응하는 확률 밀도의 최대값이 제 2 내지 제 M 확률 밀도 레지스터에 저장되는 동작이 각각 수행된다. 예를 들어, 제 K 등화 제어 코드(K는 2이상 M이하의 정수)에 의하여 도 6b의 등화 신호가 성형된 경우, 크기 비교부(130)는 제 1 기준 전압과 등화 신호를 비교하여 '1 1 1 1 1'의 비교 데이터를 출력할 것이다. 이 경우, 제어 로직(151)은 '1'의 값을 카운팅하여 제 1 신호 분포 레지스터에 저장한다. 이후, 유사한 방법으로, 제 2 내지 제 N 기준 전압 코드가 크기 비교부(130)에 인가되고, 제 K 등화 제어 코드에 확률 밀도의 최대값이 제 K 확률 밀도 레지스터에 저장될 것이다.

[0059] 확률 밀도 저장부(154)의 제 1 내지 제 M 확률 밀도 레지스터에 각각 대응하는 등화 제어 코드의 확률 밀도 최대값이 저장된 이후, 등화 제어 코드 검출기(155)는 확률 밀도 저장부(154)에 저장된 확률 밀도 함수를 기초로 최적의 등화 제어 코드를 검출한다. 자세히 설명하면, 등화 제어 코드 검출기(155)는 제 1 내지 제 M 확률 밀도 레지스터에 저장된 확률 밀도 함수의 최대값을 각각 비교한다. 등화 제어 코드 검출기(155)는 가장 큰 확률 밀도 함수의 최대값을 갖는 등화 제어 코드를 선택한다. 이 경우, 선택된 등화 제어 코드는 최적의 등화 이득을 갖는다. 따라서, 제어 로직(151)은 검출된 최적의 등화 이득을 갖는 등화 제어 코드를 등화 필터부(110)에 인가하면, 본 발명의 실시 예에 따른 적응형 등화기(100)는 최적의 상태로 제어될 수 있다.

[0060] 한편, 선택된 등화 제어 코드가 최적의 등화 이득을 갖는 이유는 다음과 같다.

[0061] 신호의 통신 간 채널의 간섭으로 인한 신호의 영향은 수학식 1과 같이 전개될 수 있다.

**수학식 1**

$$y(t) = h(t) * d(t) = \sum_{i=-\infty}^{\infty} h(t - iT) d_i$$

[0062]

[0063] 수학식 1을 참조하면, h(t)는 채널의 임펄스 응답, d(t)는 신호의 비트 스트림에 따른 임펄스 트레인, T는 신호 주기, 그리고 각 i는 샘플링 인덱스이다. 채널의 임펄스 응답의 길이(아래의 경우 -a부터 b까지)가 제한되어 있다면 수학식 1은 수학식 2와 같이 정리될 수 있다.

**수학식 2**

$$y(t) = \sum_{i=-a}^b h(t - iT) d_i = \sum_{i=-a}^b h_{-i}(t) d_i$$

[0064]

[0065] 수학식 2를 참조하면, 모든 입력 값이 1로 고정될 경우에 출력은 상수로 고정된다. 이는 수학식 3과 같이 표현될 수 있다.

**수학식 3**

$$\sum_{i=-a}^b h_{-i}(t) = C$$

[0066]

[0067] 위와 같은 결과를 도출하기 위한 출력 신호의 확률 분포를 계산하면 다음과 같다.

$$y(t) = \sum_{i=-a}^b h_{-i}(t) d_i$$

- [0068] 값이 나올 수 있는 전체 경우의 수:  $2^{a+b+1}$
- [0069] 입력이 1로 고정될 경우의 수 : 1  $d_i=1$  for  $i=-a \sim b$
- [0070] 출력 값이 C로 나올 확률 :  $1/2^{a+b+1}$
- [0071] 이에 따른 출력 C에서 확률 분포 임펄스를 그려보면 도 8과 같은 결과를 얻을 수 있다.
- [0072] 즉, C라는 값이 취해 질 경우 출력 확률 분포의 크기는 임펄스 응답의 길이에 대해 반비례하며, 만약 임펄스 응답이 T이하일 경우 확률 값은 0.5의 최대값을 가질 수 있다. 이러한 결과를 토대로 등화기 출력의 확률 밀도 함수가 최대 값을 갖도록 등화기 필터의 계수를 조정해주면 등화기로 인해 수정된 채널의 임펄스 응답의 길이는 시간 축에서 줄어드는 것이다. 즉, 신호의 보상 정도가 가장 최적으로 이루어진다.
- [0073] 도 7은 본 발명의 실시 예에 따른 적응형 등화기(100)의 동작을 보여주는 순서도이다. 도 7에서는 간략한 설명을 위하여, 제 1 내지 제 M 등화 제어 코드가 발생된다고 가정되고, 제 1 내지 제 N 기준 전압 코드가 발생된다고 가정된다.
- [0074] S110 단계에서, 제 K 등화 제어 코드가 등화 필터부(110)에 인가된다. 예를 들어, 순차적으로 증가하는 등화 제어 코드가 발생된 경우, 먼저 제 1 등화 제어 코드가 등화 필터부(110)에 인가될 것이다.
- [0075] S120 단계에서, 제 S 기준 전압 코드가 크기 비교부(130)에 인가된다. 예를 들어, 순차적으로 증가하는 기준 전압 코드가 발생된 경우, 먼저 제 1 기준 전압 코드가 크기 비교부(130)에 인가될 것이다.
- [0076] S130 단계에서, 크기 비교부(130)로부터 출력된 비교 데이터의 카운팅 값이 신호 분포 저장부(152)에 저장된다. 예를 들어, 제 1 기준 전압 코드가 크기 비교부(130)에 인가된 경우, 비교 데이터의 카운팅 값은 제 1 신호 분포 레지스터에 저장될 것이다.
- [0077] S135 단계에서, 모든 기준 전압 코드에 대한 신호 분포 계산 동작이 수행되었는지 여부가 판별된다. 예를 들어, 순차적으로 증가하는 기준 전압 코드가 사용된다고 가정된다. 이 경우, 모든 기준 전압 코드에 대한 신호 분포 계산 동작이 수행되지 않았다면, 기준 전압 코드는 1 단계 증가된다(S140 단계). 이 후 증가된 기준 전압 코드에 대하여 신호 분포 계산 동작이 수행된다.
- [0078] 모든 기준 전압 코드에 대한 신호 분포 계산 동작이 수행되었다면, 해당 등화 제어 코드에 대응하는 확률 밀도 함수가 계산된다(S150 단계). 예를 들어, 제 1 등화 제어 코드에 대응하는 기준 전압 코드에 대한 신호 분포 계산 동작이 모두 수행된 경우, 확률 밀도 검출기(153)는 제 1 등화 제어 코드에 대한 확률 밀도 함수를 계산한다. 이 경우, 계산된 확률 밀도의 최대 값은 제 1 확률 밀도 레지스터에 저장된다.
- [0079] S155 단계에서, 모든 등화 제어 코드에 대한 확률 밀도 함수가 계산되었는지의 여부가 판별된다. 예를 들어, 순차적으로 증가하는 등화 제어 코드가 사용된다고 가정된다. 이 경우, 모든 등화 제어 코드에 대한 확률 밀도 함수의 계산 동작이 수행되지 않았다면, 등화 제어 코드는 1 단계 증가된다(S160 단계). 이 후 증가된 등화 제어 코드에 대하여 확률 밀도 계산 동작이 수행된다.
- [0080] 모든 등화 제어 코드에 대한 확률 밀도 계산 동작이 수행되었다면, 등화 제어 코드 검출기(155)는 확률 밀도 저장부(154)에 저장된 확률 밀도 함수의 최대값을 각각 비교한다(S170 단계). 이 경우, 등화 제어 코드 검출기(155)는 가장 큰 확률 밀도 함수의 최대값을 갖는 등화 제어 코드를 최적 등화 제어 코드로 검출한다(S180 단계). 따라서, 해당 등화 제어 코드가 등화 필터부(110)에 인가되면, 본 발명의 실시 예에 따른 적응형 등화기(100)는 최적의 등화 이득을 갖도록 제어될 수 있다.
- [0081] 상술한 방법에 의하여, 본 발명의 실시 예에 따른 적응형 등화기(100)는 최적의 등화 이득을 갖도록 제어될 수 있다. 또한, 본 발명의 실시 예에 따른 적응형 등화기(100)는 신호의 진폭 분포를 계산하는 과정에서 동기되지 않은 저속의 클럭 신호가 사용될 수 있다. 크기 비교부(130)에서 샘플링 동작을 수행하는 때에 수신 신호의 통신 속도에 동기되지 않은 클럭 신호를 사용하면, 중복되는 값에 확률 계산을 피할 수 있기 때문이다. 따라서, 본 발명의 실시 예에 따른 적응형 등화기(100)는 고속의 클럭 발생기를 필요로 하지 않는다. 이는 본 발명의 실시 예에 따른 적응형 등화기(100)를 구동하기 위한 전력 소모가 감소됨을 의미한다.

- [0082] 또한, 본 발명의 실시 예에 따른 적응형 등화기(100)는 등화 신호의 진폭 분포에 따른 확률 밀도 함수를 계산하는 방식에 의하여 최적의 등화 계수를 결정한다. 즉, 본 발명의 실시 예에 따른 적응형 등화기(100)는 소정의 수렴 값을 찾고, 이를 등화 계수로 결정하는 방식이 아니므로 안정도의 문제를 고려할 필요가 없다.
- [0083] 또한, 본 발명의 실시 예에 따른 적응형 등화기(100)는 적응회로(13, 도 1 참조)를 구현하기 위한 고역 통과 필터 및 과워 검출기를 필요로 하지 않는다. 따라서, 본 발명의 실시 예에 따른 적응형 등화기(100)는 고역 통과 필터에 대한 부담이 없고, 적은 면적에 구현이 가능하다. 더욱이, 본 발명의 실시 예에 따른 적응형 등화기(100)는 온칩 아이 모니터링 기술과 연동가능하므로, 아이 패턴이 열리지 않는 열악한 채널 환경에서도 과일렛 시퀀스 없이 안정적인 초기 동작을 제공할 수 있다.
- [0084] 한편, 본 발명의 범위 또는 기술적 사상을 벗어나지 않고 본 발명의 구조가 다양하게 수정되거나 변경될 수 있음은 이 분야에 숙련된 자들에게 자명하다. 상술한 내용을 고려하여 볼 때, 만약 본 발명의 수정 및 변경이 아래의 청구항들 및 동등물의 범주 내에 속한다면, 본 발명이 이 발명의 변경 및 수정을 포함하는 것으로 여겨진다.

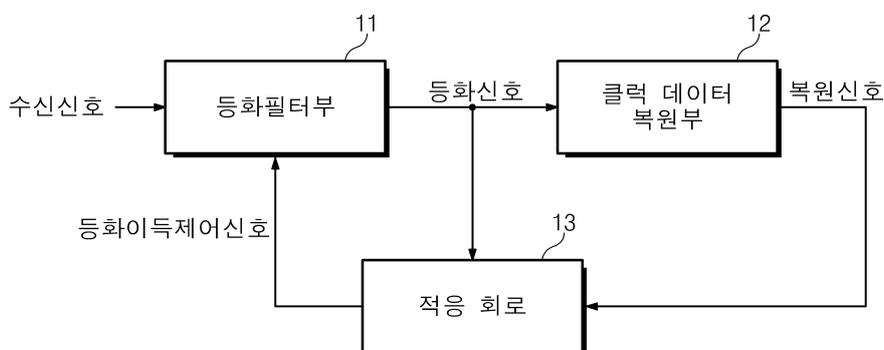
**도면의 간단한 설명**

- [0085] 도 1은 일반적인 적응형 등화기(10)를 보여주는 블록도이다.
- [0086] 도 2는 본 발명의 실시 예에 따른 적응형 등화기(100)를 보여주는 블록도이다.
- [0087] 도 3은 본 발명의 실시 예에 따른 등화 필터부(110)를 보여주는 블록도이다.
- [0088] 도 4는 본 발명의 실시 예에 따른 크기 비교부(130)를 보여주는 블록도이다.
- [0089] 도 5는 본 발명의 실시 예에 따른 디지털 제어부(150)를 보여주는 블록도이다.
- [0090] 도 6a는 본 발명의 실시 예에 따른 오버-이퀄라이징된 경우의 적응형 등화기(100)의 동작을 설명하기 위한 타이밍도이다.
- [0091] 도 6b는 본 발명의 다른 실시 예에 따른 언더-이퀄라이징된 경우의 적응형 등화기(100)의 동작을 설명하기 위한 타이밍도이다.
- [0092] 도 7은 본 발명의 실시 예에 따른 적응형 등화기(100)의 동작을 보여주는 순서도이다.
- [0093] 도 8은 본 발명의 실시 예에 따른 출력 확률 분포의 임펄스 응답이다.

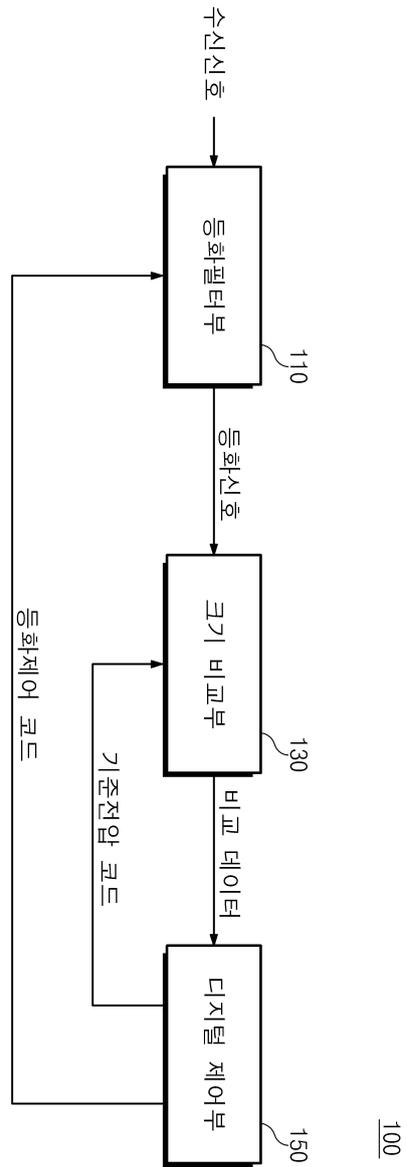
**도면**

**도면1**

10

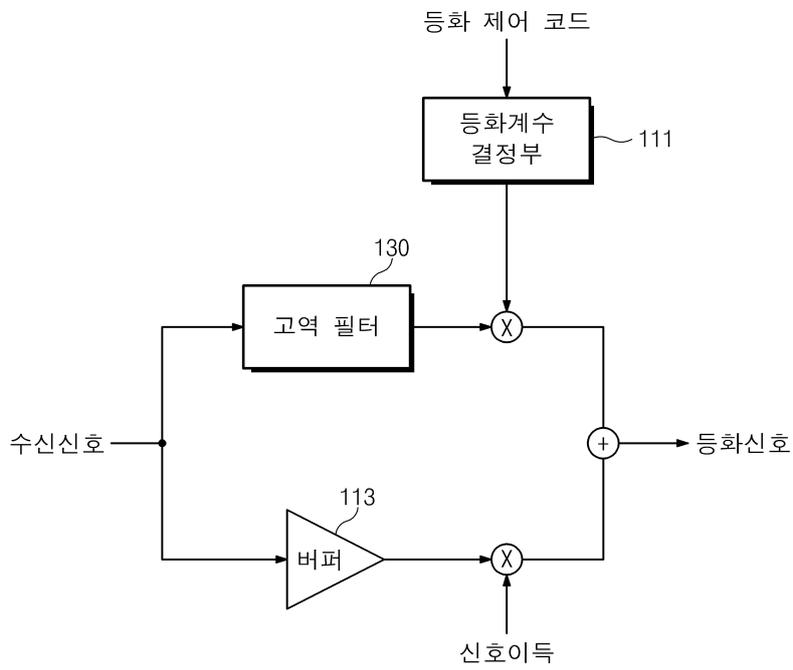


도면2



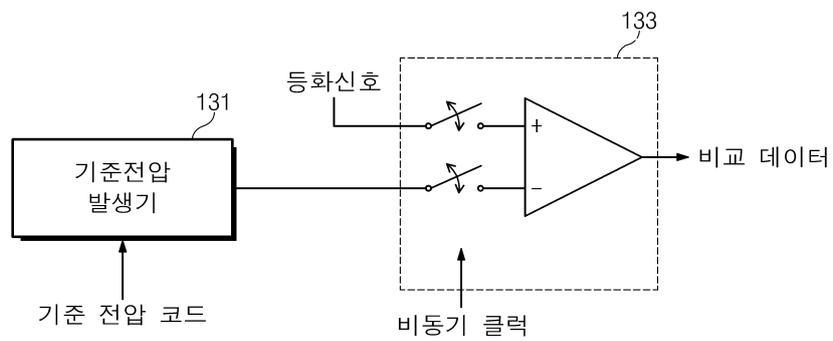
도면3

110

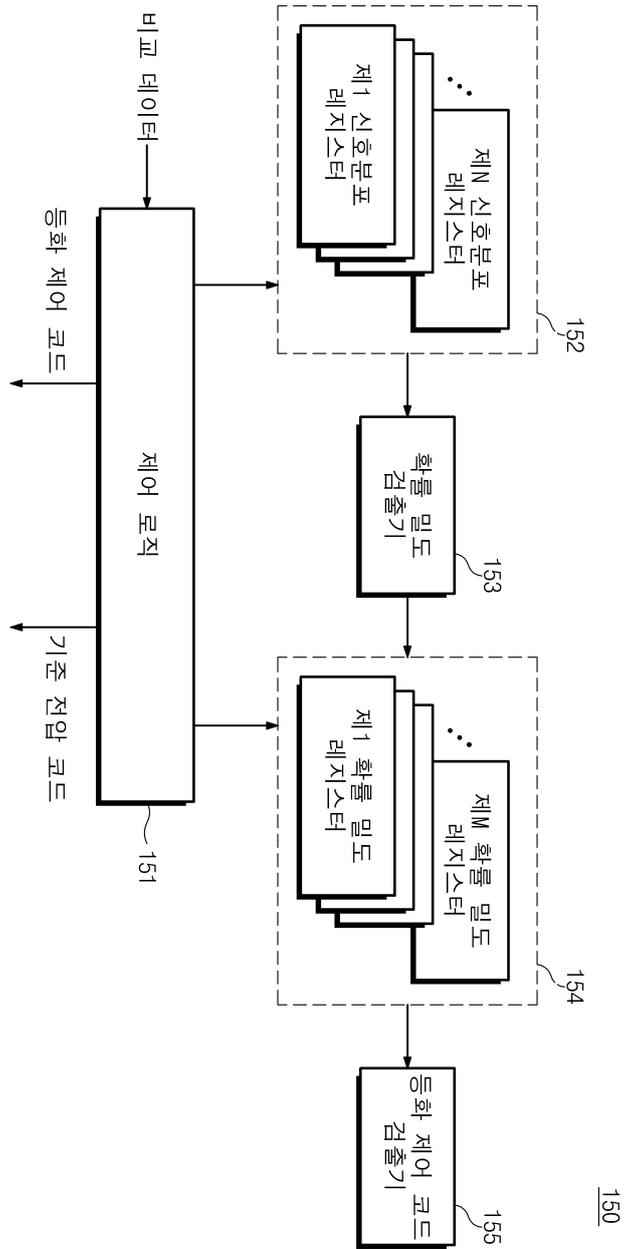


도면4

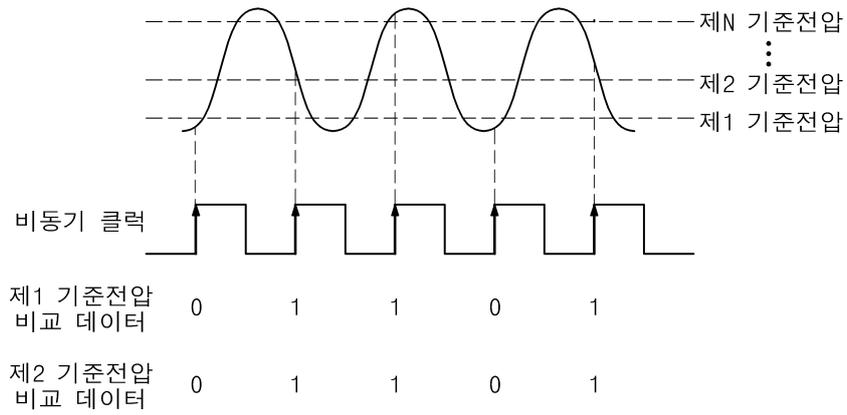
130



도면5



도면6a



도면6b

