

30th Anniversary

THE 30TH CONFERENCE ON OPTOELECTRONICS AND OPTICAL COMMUNICATIONS

COOC 2023

2023.05.31. ^{WED} - 06.02. ^{FRI}

한화리조트 해운대(부산)

제30회 광전자 및 광통신 학술회의

한국광학회(OSK) 광자기술분과
한국통신학회(KICS) 광통신연구회
대한전자공학회(IEIE) 광파 및 양자전자연구회
대한전기학회(KIEE) 광전자 및 전자파연구회



www.cooc.org



International
Day of Light

16 May

5월 31일 (수)

Time/Room	포럼1	포럼2	포럼3	베르나차1	베르나차2	몬테로소
13:30~15:00		W1Q-I 양자정보 I 좌장: 김명기(고려대)	W1I-I 광정보처리 및 디스플레이 I 좌장: 민성욱(경희대)		W1D-I 광소자 I 좌장: 이규태(인하대)	단기강좌 I (신종화) 좌장: 박민식(ETRI)
15:00~15:15	Coffee Break (로비, 3F)					
15:15~16:45	W2A-I 광응용 I 좌장: 여찬일(ETRI)	W2Q-II 양자정보 II 좌장: 임희진(KRISS)	W2N-I 나노-바이오포토닉스/THz I 좌장: 권순홍(중앙대)	W2T-I 광통신 시스템 및 네트워크 I 좌장: 조승현(ETRI)	W2D-II 광소자 II 좌장: 임철순(한화시스템)	단기강좌 II (윤종필) 좌장: 정훈(KITECH)
17:00~18:30	Poster Session I (몬테로소)					

6월 1일 (목)

Time/Room	포럼1	포럼2	포럼3	베르나차1	베르나차2	몬테로소
09:00~10:30	T1A-II 광응용 II 좌장: 박형준(ETRI)		T1I-II 광정보처리 및 디스플레이 II 좌장: 홍기훈(ETRI)	T1T-II 광통신 시스템 및 네트워크 II 좌장: 배성현(강원대)	T1D-III 광소자 III 좌장: 이정찬(ETRI)	단기강좌 III (이광훈) 좌장: 홍기수(KETI)
10:30~10:45	Coffee Break (로비, 3F)					
10:45~11:45	30회 기념 심포지움 I 좌장: 정환석(ETRI)		T2N-II 나노-바이오포토닉스/THz II 좌장: 양진규(공주대)	T2T-III 광통신 시스템 및 네트워크 III 좌장: 조준형(홍익대)	T2L-I 광섬유 및 레이저 I 좌장: 장희숙(ADD)	단기강좌 IV (김영현) 좌장: 유경식(KAIST)
11:45~12:15						
12:30~13:30	중식 (블루시걸, 2F)					
13:30~13:40	환영사 및 축사					
13:40~14:20	몬테로소	[Plenary I] 한국의 브로드밴드통신 연구개발 역사와 시사점 / 김봉태 (ETRI)				좌장: 김학린(경북대)
14:20~15:00		[Plenary II] History of Optical Communication Technologies and New Trends towards 6G / Tetsuya Kawanishi (Waseda Univ.)				좌장: 최은서(조선대)
15:00~15:05	경품추첨 I					
15:15~16:20	포럼 1	30회 기념 심포지움 II				좌장: 류우찬(부경대)
16:20~16:25		경품추첨 II				
16:30~16:45	Coffee Break (Lobby, B1F)					
16:45~18:00	Poster Session II (몬테로소)					
18:30~	30회 기념 만찬 (블루시걸, 2F)					

6월 2일 (금)

Time/Room	포럼1	포럼2	포럼3	베르나차1	베르나차2	몬테로소
09:00~10:30	F1A-III 광응용 III 좌장: 이문섭(ETRI)	F1Q-III 양자정보 III 좌장: 김동규(KAIST)	F1I-III 광정보처리 및 디스플레이 III 좌장: 황이환(광운대)	F1L-II 광섬유 및 레이저 II 좌장: 주성면(죽용토닉스)	F1D-IV 광소자 IV 좌장: 권민석(UNIST)	
10:30~10:45	Coffee Break (Lobby, B1F)					
10:45~12:15	F2A-IV 광응용 IV (특별세션) 좌장: 최장희(KITECH)	F2Q-IV 양자정보 IV 좌장: 이상운(GIST)	F2N-III 나노-바이오포토닉스/THz III 좌장: 노유신(건국대)	F2T-IV 광통신 시스템 및 네트워크 IV 좌장: 문상록(ETRI)	F2L-III 광섬유 및 레이저 III 좌장: 김윤현(KOPTI)	
12:15~12:30	폐회식, 경품추첨 III (포럼1)					

베르나차 1
T1T-II 09:00~10:30
광통신 시스템 및 네트워크 II
좌장: 배성현(강원대)

T1T-II.01 : 09:00 초청강연
50 Gbps 파장 채널 WDM 기반의 모바일 프론트홀 전송 기술
CHANG Sun Hyok*, HWANG In-Ki, LEE Seung-Woo, KANG Hun-Sik, LEE Joon Ki (ETRI)
We introduce the results of the development of packet transmission technology that can perform fronthaul transmission by accepting both the CPRI (Common Public Radio Interface) signals used in 4G fronthaul and the eCPRI signals mainly used in 5G fronthaul. In addition, the development of optical transmission technology and optical component technology capable of transmitting 50 Gbps signals per wavelength channel will be described.

T1T-II.02 : 09:30
전자소자 IC 집적된 100 Gbps 실리콘 포토닉스 광송신기 기술
YOO Sanghwa*, PARK Heuk, SEO Dongjun, LEE Jyung Chan, KANG Eun Kyu, CHO Gye Sul, KANG Haechung, MOON Dae Woong, LEE Jong Jin, LEE Joon Ki (ETRI)
We present a single-lane 100 Gbps silicon photonics transmitter fully-integrated with a flip-chip bonded laser diode and a Mach-Zehnder modulator (MZM) driver. The MZM features 3-dB EO bandwidth ~40 GHz, extinction ratio ~4.1 dB, and TDECQ ~2.5 dB at 3.5 V_{ppd}.

T1T-II.03 : 09:45
실리콘 포토닉스를 활용한 컴퓨팅 자원 연결 시스템
KIM Dae-Ub*, SONG Jongtae, LEE Joonki (ETRI)
이 논문은 컴퓨팅 자원 간의 광학적인 상호 연결을 지원하는 인터페이스가 있는 컴퓨팅 시스템 대하여 논의한다. 본 논문은 실리콘 포토닉스 기반 광송수신기를 제작과, CXL Transaction/Link 계층의 플릿(Flit)을 전달 패킷으로 광 케이블에 전송가능한 컴퓨팅 자원의 광학적 상호 연결 기술을 개발하여, CPU 내장형 광 플릿, GPU 내장형 광 플릿과 광 송수신기를 활용한 차세대 컴퓨팅 자원 연결 기술에 대해 논의한다.

베르나차 2
T1D-III 09:00~10:30
광소자 III
좌장: 이정찬(ETRI)

T1D-III.01 : 09:00
Superlattice design of quantum-cascade lasers using artificial neural networks and particle swarm optimization algorithms
KIM Junggho, KIM Gibaek* (Kyung Hee Univ.)
In this study, we proposed an artificial-neural-network-assisted particle swarm optimization (PSO) algorithm for multi-objective optimization design of quantum cascade lasers' superlattice thickness structure. This method combines the advantages of PSO algorithms, which are advantageous for multi-objective optimization, and artificial neural networks, which have advantages in computation speed. We demonstrated the proposed method provided similar optimization results to the PSO method using conventional

T1D-III.02 : 09:15
28nm CMOS 850nm Si-APD design and modeling
YANG Seung-Jae*, LEE Jay-ho, CHOI Woo-Young (Yonsei Univ.)
The application of optical connection systems utilizing fiber optics for large amounts of data communication in various fields such as data centers and high-performance computing is expanding. In short-range optical connection systems, digital electrical signals to be transmitted are directly modulated by 850nm band VCSEL and the generated optical signals are transmitted through MMF, then recovered into electrical signals using a III-V compound semiconductor-based optical detector. It is important to reduce the

T1D-III.03 : 09:30 초청강연
Heterogeneously integrated optical phase shifters for MZ modulators on a Silicon photonics platform
KIM Younghyun* (Hanyang Univ.)
A silicon-based optical phase shifter marked a cornerstone for developing silicon photonics, one of the most promising optical interconnect technologies that relax the explosive datacom growth in data centers. High-performance silicon optical modulators and switches, integrated into a chip, play a very important role in optical transceivers, encoding electrical signals onto the light at high speed and routing the optical signals, respectively. The development of the devices is indispensable to meet the ever-increasing data traffic at higher performance and lower cost. Therefore, heterogeneous integration is one of the highly promising approaches, expected to enable high modulation efficiency, low loss, low power consumption, small device footprint, etc, to overcome the fundamental limitation originating from silicon's poor electro-optic properties.
In this talk, we report heterogeneously integrated optical phase shifters for modulator applications in the next-generation silicon photonic platform.

몬테로소
단기강좌 III
좌장: 홍지수(KETI)

09:00
XR 광학계의 결상 원리 및 실재감 제고를 위한 광학적 구속조건
이광훈 (KOPTI)
포스트 스마트폰 시대의 다음을 이끌어 갈 실감증강현실의 시대가 우리 앞으로 성큼 다가왔다. 실감증강현실 서비스를 위한 착용형, 비착용형 방식들이 제안되고 있으며, 각 방식에서 최상의 임장감을 제공할 수 있는 다양한 연구들이 진행되고 있다. 본 강의는 착용방식의 실감증강현실 구현방법에 있어 필수 고려사항인 광학적 구속조건에 대해 논한다. 이는 동일한 영상품질에 대해 비착용방식과 다르게 해석하고 적용해야 할 필수 고려인자이며, 그 중에서도 광학계와 관련된 특성을 중점적으로 다룬다.
본 단기강좌에서는 착용형 XR 디바이스에서 제공되는 증강영상의 결상 원리를 일반 광학계 관점으로 해석하여 이해를 돕고, 다양한 방식(기하광학식, 회절광학식)에서의 결상과 관련된 구속조건들을 논한다. 더불어 인간의 시각계를 고찰하고, 이를 통해 착용형 XR 광학계의 적정 광학적 해상력을 제시한다. 이 외에도 실내외의 다양한 환경에서 최적의 실재감 또는 임장감을 제공하기 위한 필요 구속조건과 해결방안을 모색하고, 설계-제작-측정-분석-평가의 일원화 방법 및 국제표준화 상정 및 제정 활동 등을 담론한다.

28nm CMOS 공정으로 제작된 850nm 대역 Si APD 의 특성

28nm CMOS 850nm Si-APD design and modeling

양승재 이재호 최우영

연세대학교 전기전자공학과 초고속회로및시스템연구실

데이터 센터, High-Performance Computing 등의 다양한 분야에서 광섬유를 활용하여 대용량 데이터를 주고받는 광연결 시스템의 응용이 점점 확대되고 있다 [1]. 단거리 광연결 시스템에서는 보내고자 하는 디지털 전기 신호로 850nm 대역 VCSEL 직접 변조하고 생성된 광신호를 MMF 를 통해 전송한 후 III-V 족 화합물 반도체 기반의 광검출기를 사용하여 다시 전기 신호로 복구한다. 이러한 광연결 시스템을 보다 광범위한 응용 분야에 적용하려면 시스템 구축 비용의 저렴화가 중요한데 이를 위해 표준 CMOS 공정으로 동시에 광검출기와 수신회로를 제작하는 방법이 시도될 수 있다. 표준 CMOS 공정의 특성 상 제작된 광검출기의 성능은 그다지 뛰어나지 않으나, 광검출기를 avalanche mode 에서 동작시키고, 열화된 광검출기 성능을 일정 부분 CMOS 회로로 보상해 줄 수 있다면, 일정한 응용분야의 요구 사항을 충족하는 저가의 850nm 대역 단일 chip CMOS 광수신기 구현이 가능하다. 이의 가능성 검증을 위해, 본 연구에서는 28nm CMOS 공정으로 Si APD 를 설계한 후, 제작된 Si APD 의 특성을 측정하였다. 그림 1 은 연구된 Si APD 의 cross section 이다. 일반적인 N+/P-sub 높은 잡음과 P+/N-well 의 제한된 대역폭을 극복하기 위해 triple well 구조를 사용하였다. N+/P-well 을 주 junction 으로 하는 구조로 P-substrate 에서 발생하는 잡음이 큰 전류는 triple well 의 에너지장벽으로 인해 N+ 전극으로 감지되지 않아 잡음이 낮고 비슷한 잡음의 P+/N-well 의 구조와 달리 전자를 minority carrier 로 갖기 때문에 더 높은 대역폭을 보인다 [2]. 그림 2 는 해당 APD 의 IV curve, 그림 3 은 reverse bias voltage 에 따른 광전류로 연구된 APD 는 9.85V 에서 41 의 avalanche gain 과 0.345A/W 의 responsivity 를 갖는다. 그림 4 은 최대 responsivity 를 갖는 bias 조건인 9.85V 에서의 normalized S21 이고 3dB bandwidth 는 7GHz 로 같은 공정 P+/N-well 구조의 4.7GHz 대비 높은 값을 갖는다. 연구된 APD 는 표준 28nm CMOS 공정으로 design rule violation 없이 설계 및 제작되어 28nm 공정의 회로와 쉽게 집적될 수 있으며 CTLE, DFE 등의 등화기 회로를 적용한다면 28Gbps 급의 단일 칩 광수신기의 구현이 가능한 성능을 보여준다.

[1] Janibul Bashir, et al, "A Survey of On-Chip Optical Interconnects" *ACM Computing Surveys*, vol. 51, no. 4, pp. 1-34. 2019

[2] MJ Lee, et al, "Performance Optimization and Improvement of Silicon Avalanche Photodiodes in Standard CMOS Technology" *Journal of Selected Topic in Quantum Electronics*, vol. 24, no. 2, 2018

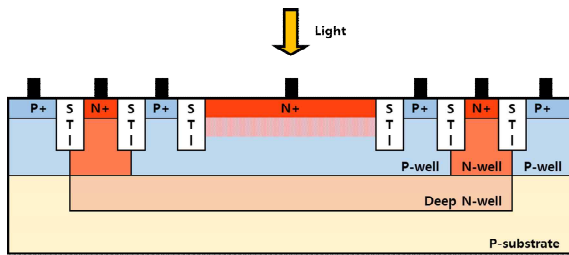


그림 1. Triple well 구조의 APD 단면도

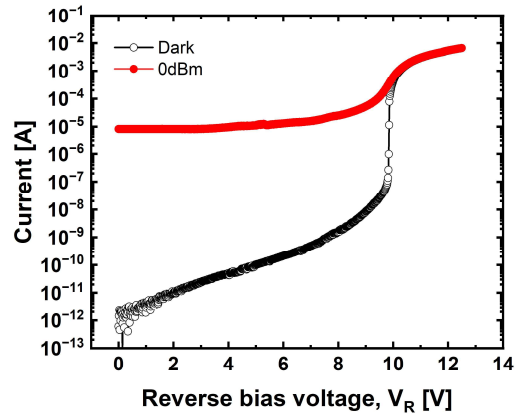


그림 2. Bias 에 따른 PD 전류

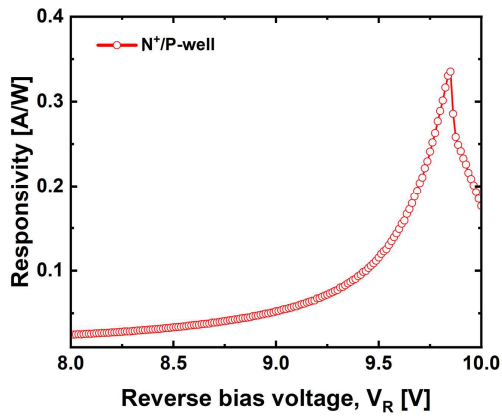


그림 3 Bias 에 따른 responsivity

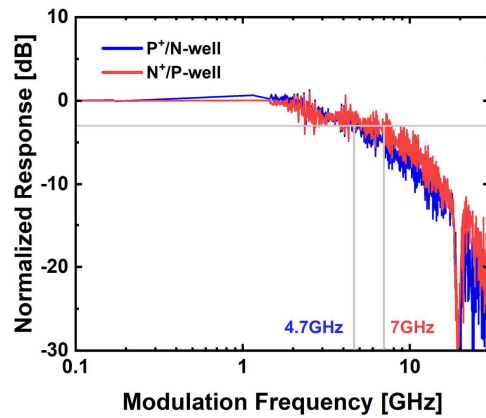


그림 4. 구조 별 APD 의 S21