

THE 29TH KOREAN CONFERENCE ON SEMICONDUCTORS

제 29회 한국반도체학술대회

2022. 1. 24(월) - 26(수)

강원도 하이원 그랜드호텔(컨벤션타워) Online & Offline Hybrid

제 29회 한국반도체학술대회가 온/오프라인 하이브리드로 개최될 예정입니다. 제 29회 한국반도체학술대회 조직위원회와 사무국은 현장 참가자의 안전을 위해 코로나19 방역 지침에 따라 일자 별 현장 참석 인원을 선착순으로 제한합니다.

현장에 참여 예정이신 참가자께서는 참석 인원 초과 시, 숙소 등 행사장 이외의 공간에서 온라인으로 참석하실 수 있으니 본 학술대회가 안전하게 마무리 될 수 있도록 적극 협조 부탁드립니다.
(* 방역 당국의 지침에 따라 변동 될 수 있습니다)

개회식 & 기초강연 유튜브 ↗
현장참가자 코로나19 대응지침 ↗

분과	포스터세션 LIVE CHAT 일정
A. Interconnect & Package	26일(수), 09:00-11:00
B. Patterning	26일(수), 09:00-11:00
C. Material Growth & Characterization	26일(수), 14:00-16:00
D. Thin Film Process Technology	25일(화), 09:00-11:00
E. Compound Semiconductors	25일(화), 16:00-18:00
F. Silicon and Group-IV Devices and Integration Technology	25일(화), 09:00-11:00
G. Device & Process Modeling, Simulation and Reliability	25일(화), 16:00-18:00
H. Display and Imaging Technologies	25일(화), 09:00-11:00
I. MEMS & Sensors Systems	25일(화), 16:00-18:00
J. Nano-Science & Technology	26일(수), 14:00-16:00
K. Memory (Design & Process Technology)	26일(수) 14:00-16:00
L. Analog Design	26일(수), 09:00-11:00
M. RF and Wireless Design	26일(수), 14:00-16:00
N. VLSI CAD	26일(수), 09:00-11:00
O. System LSI Design	26일(수), 09:00-11:00
P. Device for Energy (Solar Cell, Power Device, Battery, etc.)	26일(수), 09:00-11:00
Q. Metrology, Inspection, Analysis, and Yield Enhancement	26일(수), 15:30-17:30
R. Semiconductor Software	26일(수), 09:00-11:00
S. Chip Design Contest	
T. AI	26일(수), 09:00-11:00
U. Bio-Medical	26일(수), 14:00-16:00



제 29회 한국반도체학술대회

The 29th Korean Conference on Semiconductors

2022년 1월 24일(월)~ 26일(수) | 강원도 하이원 그랜드호텔컨벤션타워

2022년 1월 26일(수), 15:45-17:15

Room H (하트 1, 6층)

L. Analog Design 분과 [WH4-L] Analog Design II

좌장: 엄지용 교수(금오공과대학교), 정영호 교수(대구대학교)

<p>WH4-L-1 15:45-16:00</p>	<p>Photovoltaic Energy Harvesting System with Coarse and Fine Fast Maximum Power Point Tracking based on Perturb & Observe Algorithm Min Seong Kang, Eun Ho Choi, and Franklin Bien <i>UNIST</i></p>
<p>WH4-L-2 16:00-16:15</p>	<p>Design of Single-Inductor Multiple-Output(SIMO) DC-DC Converter Yeun Jeong Park, Tae Seob Oh, and Kang Yoon Lee <i>Department of Electrical and Computer Engineering, Sungkyunkwan University</i></p>
<p>WH4-L-3 16:15-16:30</p>	<p>마그네틱 에너지 하베스팅을 위한 하베스터 / 부하 연결 제어 배터리 전력관리 회로 Jaeyeon Kim^{1,2}, Kyoungho Lee², Minseob Shim², and Ilku Nam¹ <i>¹Pusan National University, ²KERI</i></p>
<p>WH4-L-4 16:30-17:45</p>	<p>CMOS 기반 Analog Silicon Multiplier Hyo-Sung Park^{1,2}, Woo-Young Choi¹, and Myung-Jae Lee² <i>¹Department of Electrical and Electronic Engineering, Yonsei University; ²Post-Silicon Semiconductor Institute, KIST</i></p>
<p>WH4-L-5 16:45-17:00</p>	<p>Design of LDO Based Supply Modulator for 5.8Ghz DSRC Transceiver ASK Modulation Kyung-Je Jeon and Kang Yoon Lee <i>Department of Electrical and Computer Engineering, Sungkyunkwan University</i></p>
<p>WH4-L-6 17:00-17:15</p>	<p>Wide Range Optimized Multi Mode Readout Integrated Circuit for Gas Monitoring System Jeonghoon Cho, Hee Young Chae, Yunsik Lee, and Jae Joon Kim <i>Department of Electrical Engineering, UNIST</i></p>

CMOS 기반 Analog Silicon Multiplier

Hyo-Sung Park^{1,2}, Woo-Young Choi^{1,*}, and Myung-Jae Lee^{2,*}

¹Department of Electrical and Electronic Engineering, Yonsei University, Korea

²Post-Silicon Semiconductor Institute, Korea Institute of Science and Technology, Korea

*E-mail: wchoi@yonsei.ac.kr, mj.lee@kist.re.kr

최근 자율주행, 바이오메디컬, 증강현실 등의 응용분야가 각광받으면서 LiDAR sensor 및 Photon Counting Detector 의 저가화 및 고성능화가 중요해지고 있고, 이에 따라 핵심 센서 소자인 Single-Photon Avalanche Photodiode (SPAD)와 Silicon Multiplier (SiPM)에 대한 관심 또한 크게 증가하고 있다. SPAD는 Single Photon 단위의 검출이 가능하고 디지털 펄스를 내보내준다는 장점이 있지만, 여러 개의 Photon 이 동시에 입사하는 경우 일반적으로 하나의 Photon 만이 검출 가능하다는 한계점을 가지고 있다. 따라서 짧은 시간 많은 수의 Photon 이 동시에 입사되는 응용에서는 SiPM 을 활용하는 것이 이러한 SPAD 의 한계를 극복할 수 있는 좋은 수단이다. 특히 CMOS 공정을 기반으로 SiPM 을 구현할 경우, SPAD 와 회로들을 단일칩으로 집적화할 수 있기 때문에 저가화 및 고성능화를 위한 최적의 솔루션 제공이 가능하다[1]. 그림 1 과 같이 하나의 SPAD 소자 및 Quenching Transistor 로 구성되어 개별적으로 동작하는 Pixel 을 Array 로 구성하여 하나의 Load Transistor 를 통해 Output Pulse 를 출력하게 되면 활성화된 Pixel 의 개수에 비례하여 Output Pulse 크기가 변하게 되며, Quenching 및 Load Transistor 의 바이어스를 조정하며 SiPM 의 Cell 수와 시스템 사양에 맞춰 Output Pulse 크기를 최적화할 수 있다. 이후 예를 들어, Pre-amplifier 로 Output Pulse 를 증폭시킨 후 Comparator 의 Reference Voltage 제어를 통해 입사된 Photon 의 개수에 따른 Output 을 선별적으로 획득할 수가 있다. 본 발표에서는 표준 CMOS 공정에서 검증된 SPAD 및 이의 Verilog-A Model 을 기반으로 Front-End Circuit 과 함께 진행한 Analog SiPM Simulation 결과를 소개하고자 한다. 이를 통해 CMOS 공정에서 최적의 SiPM 설계가 가능하며, 최종적으로 저가, 고성능의 Analog SiPM 구현이 가능할 것으로 기대된다.

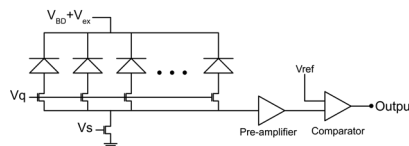


그림 1. SiPM 회로도.

Acknowledgments The authors acknowledge the financial support from the Korea Institute of Science and Technology (KIST) Institution Program(Grant No 2E31011).

References [1] A. Muntean *et al.*, "A Fully Integrated State-of-the-Art Analog SiPM with on-chip Time Conversion," *IEEE Nuclear Science Symposium and Medical Imaging Conference Proceedings* (2018).